



附件二：

2023 年 CCF-飞腾基金申报课题

目 录

分类一：半开放课题	2
课题一：面向异构多核系统的低功耗技术研究	2
课题二：验证关键技术研究	2
课题三：安全计算领域关键技术研究	2
课题四：面向逃逸错误追踪的硅后纠错验证方法研究	2
课题五：超高速非全摆幅数字电路设计技术研究	2
课题六：高性能处理器的电源完整性研究	3
分类二：开放课题	3

分类一：半开放课题

课题一：面向异构多核系统的低功耗技术研究

面向 PC 与嵌入式需求，特别是笔记本电脑和移动智能计算等电池供电的能耗敏感场景，针对异构处理器核心体系结构、多功耗/性能状态的存储与 I/O，包括 DDR、USB、PCIe 等标准的状态保存与恢复，开展不同类型的工作负载下的操作系统任务调度、迁徙、处理器状态保持、DVFS 智能管理和快速休眠恢复等功耗管理技术研究，实现性能和能耗的综合平衡，提高系统能效。

课题二：验证关键技术研究

基于开源验证工具开展验证关键技术研究，比如并行模拟、协同模拟、仿真加速、可移植激励、带约束随机激励产生，解决仿真验证编译运行速度慢以及语法支持差、软硬件协同不顺、激励生成困难且无法重用等问题，提出相关的关键方法、技术和平台环境，提升硅前验证完备性，提高验证效率。

课题三：安全计算领域关键技术研究

针对云计算和边缘计算存在的安全问题，开展在云计算和边缘计算场景下的安全技术研究，以保证用户数据在运行时的安全，包括但不限于下一代可信执行环境技术、可信计算技术、隐私计算技术、微处理器安全与硬件安全保护技术等。

课题四：面向逃逸错误追踪的硅后纠错验证方法研究

芯片在硅后发现的错误需要进行硅前模拟仿真分析，针对实际芯片运行问题在硬件仿真器上无法复现的问题，开展面向逃逸错误追踪的硅后纠错验证方法研究。支持硅后芯片运行到某个阶段时做检查点，将相关状态信息保存并导入到硬件仿真器（或 FPGA 平台，或其他体系结构模拟工具），以便程序在硬件仿真器上继续运行。

课题五：超高速非全摆幅数字电路设计技术研究

数字电路设计中在不改变原有 VDD/VSS 的前提下，开展具有 ppa 优势的非全

摆幅典型时序/组合单元电路和版图研究，并建立这些标准单元的时序、功能模型以及对应的时序分析流程，通过有效降低信号摆幅，以提升电路计算速度。

课题六：高性能处理器的电源完整性研究

针对高性能处理器供电电压低、电流大、噪声容限低的特点，开展高性能处理器负载瞬态电流特征分析、芯片负载电流模型与电源分配网络模型的提取与校准研究，开展由负载、电源分配网络、供电电源构成的全系统电源完整性仿真与测试研究，保障芯片供电稳定，实现高性能芯片稳定可靠运行。

分类二：开放课题

同时欢迎在微处理器体系结构、存储层次与相关技术、设计验证与测试、先进封装、DTCO、关键器件与核心逻辑定制优化、编译器与基础工具链、核心算法优化、器件/电路/芯片/系统的安全容错与可靠性等方向开展研究的老师进行自由选题申报。